

TAMPON DE PROTECTION POUR PORT PARALLELE

Les montages commandés par micro-ordinateur sont devenus d'un usage courant. D'ailleurs, les applications exploitant le port parallèle d'un PC continuent à susciter beaucoup d'intérêt.

Lors de la mise au point de telles cartes, vous n'êtes pas à l'abri d'une maladresse susceptible de mettre à mal cette interface. D'autre part, il est parfois intéressant d'attaquer une entrée d'un port, sans se soucier de l'amplitude du signal d'attaque.

Introduction

Que ce soit à cause d'une erreur de raccordement, d'une tension excessive appliquée à l'une des lignes du port ou encore d'une soudure réalisée sur la carte alors que celle-ci est encore connectée à l'ordinateur, votre carte parallèle risque fort d'être endommagée.

Si cette dernière est une simple carte rapportée sur un slot, les dégâts se limiteront au remplacement de la dite carte. Mais, l'interface Centronics est malheureusement de plus en plus souvent intégrée à la carte mère. Dans ce cas, les dégâts sont bien souvent irréparables et si vous disposez d'un portable (bien pratique pour son faible encombrement dans un labo), vous ne pourrez même pas vous contenter d'ajouter à votre système une carte d'extension (sauf cas particulier ou un slot est disponible ou rapporté).

Cette carte de protection du port parallèle de votre PC ou de tout autre ordinateur est prévue pour supporter les aléas d'une mise au point. Au pire, elle tiendra le rôle de fusible.

Ces entrées supportent indéfiniment une tension de $\pm 70V$, continue ou alternative (valeur crête) et toutes les sorties de l'ordinateur sont bufferisées et protégées par une résistance série.

Par contre, si une source destructive est appliquée sur la sortie d'un buffer, ce dernier

servira de fusible et devra alors être remplacé. Il est d'ailleurs préférable de changer un circuit intégré prévu sur un support, plutôt que d'endommager un PC ou à moindre frais une carte parallèle. Une résistance en série avec chaque sortie des buffers apporterait une petite protection de ces circuits intégrés, mais pénaliserait leur sortance.

Le schéma

La figure 1 donne le schéma de principe de cette carte de protection du port parallèle dont la désignation des broches est d'ailleurs rappelée par le tableau de la **figure 2**.

Dans l'ensemble ce schéma est assez simple, puisqu'il consiste à placer sur chaque entrée et chaque sortie un étage tampon.

Chaque étage est constitué à l'exception de l'entrée ERROR, de l'un des huit tampons d'un driver de bus de données 74HCT244. La figure 3 montre la configuration type des entrées d'un circuit HCMOS. Grâce à cette technologie, une résistance de valeur élevée placée en série avec une entrée n'a pas d'influence critique sur le fonctionnement du circuit logique, car elle est traversée par un courant d'entrée très faible ($\pm 1\mu A$), contrairement au 74LS244 de technologie bipolaire dont le courant d'entrée est de $-0,2mA$ et $20\mu A$ selon l'état logique présent.

Une résistance de $100k\Omega$ ($R1$ à $R18$) a donc été retenue pour protéger chaque entrée et chaque sortie du port parallèle. D'ailleurs, cette résistance s'ajoute à la résistance de 100Ω initialement prévue en interne sur chaque entrée HCMOS. En définitive, la résistance de $100k\Omega$ constitue avec les deux diodes d'entrée $D1$ et $D2$ (cf. figure 3), un réseau de protection, destiné à écrêter les tensions d'entrée excessives. En effet, si la diode $D2$ est rendue conductrice, la tension d'entrée sera limitée à environ $5,7V$, soit $+5V$ de tension d'alimentation plus les $0,7V$ de tension directe de la diode $D2$. De même, si une tension négative est appliquée sur une entrée, celle-ci sera limitée à $-0,7V$ du fait de la polarisation directe de la diode $D1$ (cf. figure 3).

Pour compenser la présence d'une résistance de $100k\Omega$ et afin d'en tirer partie de sa présence, une résistance de $1M\Omega$ ($R19$ à $R34$)

est placée en parallèle sur la sortie et l'entrée des tampons. Un tel dispositif introduit un hystérésis maximal d'environ 0,5V, qui permettra une commutation rapide de la sortie du tampon et une immunité accrue contre les tensions de bruit. Encore une fois, la valeur élevée de $1M\Omega$ a été possible grâce à la technologie CMOS des circuits intégrés en présence (cf. **figures 3 et 4**).

Pour compléter la protection, une isolation relative entre la masse de l'ordinateur et la masse de l'application externe, est obtenue avec la résistance R35. Ainsi, les deux masses logiques sont séparées par une résistance de protection de 100Ω , qui n'affectera pas le comportement des circuits logiques puisqu'elle sera traversée par de faibles courants.

Nous vous précisons ci-dessus que le tampon de l'entrée ERROR était différent des autres. En effet, deux 74HCT244, qui contiennent chacun huit tampons, ne couvrent pas l'ensemble des lignes du port parallèle. Un tampon fait défaut. Aussi, dans un souci d'économie et d'encombrement, un boîtier 14 broches a été préféré au boîtier 20 broches du 74HCT244 pour réaliser le dernier étage tampon. Puisqu'un 74HCT04 contient six inverseurs logiques, un tampon à Trigger de Schmitt a été réalisé en plaçant deux portes de CI4 en série, bien entendu associées à deux résistances de $100k\Omega$ et de $1M\Omega$.

Les circuits intégrés de cette carte de protection sont alimentés par une alimentation de +5V, dont la régulation est prévue sur la carte. De plus, cette alimentation pourra être utilisée par une carte d'extension en cours d'essai ou de développement, car le régulateur CI4 a été équipé d'un radiateur pour répondre à une consommation plus importante.

La tension d'entrée du régulateur peut provenir d'un simple adaptateur secteur. Le 7805 est d'ailleurs protégé contre une inversion de tension d'entrée par la diode D1 et un témoin de présence de tension est obtenu par la DEL (Diode ElectroLuminescente) D2 dont le courant est limité par la résistance R36.

Les condensateurs C1 à C4 participent à la stabilité du régulateur en assurant le lissage et le découplage de ses tensions d'entrée et de sortie.

La réalisation

La **figure 5** représente le tracé des pistes du circuit imprimé. En raison des nombreux passages entre pastilles de circuits intégrés, une méthode de reproduction photographique est vivement recommandée.

Une fois le circuit imprimé soigneusement gravé, nettoyé et ensuite percé, l'implantation des composants sera entreprise conformément à la figure 6. Le plus grand soin est souhaitable, car de nombreux straps ont été nécessaires (21 au total), afin d'éviter la réalisation d'un circuit imprimé double face. De plus, certaines résistances ont un entre axe plus important que de coutume, ce qui nécessitera une mise en forme soignée (évitez les modèles de résistance de trop fort diamètre).

Commencez par implanter les straps pour les souder par série. Pour la plupart, leur longueur est trop importante pour pouvoir utiliser des queues de résistances. Aussi, il est préférable de réaliser chaque strap à partir d'un fil rigide nu. Ce type de fil n'étant pas très courant, vous serez peut-être amené à dénuder du câble rigide de petite section et de préférence en aluminium.

Après les straps, vous poursuivrez l'implantation des composants avec l'ensemble des résistances, puis avec les circuits intégrés qui prendront place de préférence sur un support. Les autres éléments de la carte suivront ensuite.

À la mise sous tension, la DEL doit s'allumer. Vérifiez alors la présence d'une tension de 5V sur le bornier SW4.

Pour les premiers essais, il est utile de disposer d'un testeur ou d'un analyseur de port parallèle. À partir de quelques lignes de programmation ou à l'aide d'un petit logiciel, vous entreprendrez alors le test de chaque ligne de l'interface Centronics.

Après que le comportement de chaque ligne aura été vérifié, vous pourrez vous assurer du bon fonctionnement d'ensemble en procédant à l'impression de documents via la carte de protection. Effectuez alors différents tests consistant à ne pas mettre de papier, à ne pas brancher l'imprimante et aussi à désactiver celle-ci par la commande ONLINE.

Hervé CADINOT, Janvier 1996.

Figure 2 : connecteur DB25, désignation et fonction des broches

N°	Désignation	Nature	Poids	Observations
1	STROBE	sortie	1	out ad.out,1 => STROBE = 0
2	DATA 0	sortie	1	out ad.data,2 => DATA0 = 1
3	DATA 1	sortie	2	out ad.data,2 => DATA1 = 1
4	DATA 2	sortie	4	out ad.data,2 => DATA2 = 1
5	DATA 3	sortie	8	out ad.data,2 => DATA3 = 1
6	DATA 4	sortie	16	out ad.data,2 => DATA4 = 1
7	DATA 5	sortie	32	out ad.data,2 => DATA5 = 1
8	DATA 6	sortie	64	out ad.data,2 => DATA6 = 1
9	DATA 7	sortie	128	out ad.data,2 => DATA7 = 1
10	ACKNOWLEDGE	entrée	64	inp(ad.in) and 64 = 64 => ACKNOWLEDGE = 1
11	BUSY	entrée	128	inp(ad.in) and 128 = 0 => BUSY = 1
12	PAPER END	entrée	32	inp(ad.in) and 32 = 32 => PAPEREND = 1
13	SELECT	entrée	16	inp(ad.in) and 16 = 16 => SELECT = 1
14	AUTOFEED	sortie	2	out ad.out,2 => AUTOFEED = 0
15	ERROR	entrée	8	inp(ad.in) and 8 = 8 => ERROR = 1
16	INIT PRINT	sortie	4	out ad.out,4 => INITPRINT = 1
17	SELECT IN	sortie	8	out ad.out,8 => SELECTIN = 0
18	GND	Autres remarques : ad.data est l'adresse du registre de données (888 ou 632 ou 956) ad.in = ad.data+1 est l'adresse du registre d'entrée ad.out = ad.data+2 est l'adresse du registre de sortie out ad.data,0 met à l'état bas toutes les lignes de données (DATA) out ad.out, 0 met à l'état haut les lignes STROBE, AUTOFEED et SELECTIN et place à l'état bas la ligne INITPRINT inp(ad.in) and 128 = 128 => BUSY = 0		
19	GND			
20	GND			
21	GND			
22	GND			
23	GND			
24	GND			
25	GND			

Liste des composants

Résistances :

R1 à R17 = 100kΩ
 R18 à R34 = 1MΩ
 R35 = 100Ω
 R36 = 330Ω

Condensateurs :

C1 = 220μF / 16V
 C2, C3, C5 = 100nF
 C4 = 47μF / 10V

Semi-conducteurs :

D1 = 1N4001..4007
 D2 = DEL rouge
 CI1, CI2 = 74HCT244
 CI3 = 74HCT04
 CI4 = 7805

Divers :

SW1 = embase DB25 mâle
 SW2 = embase DB25 femelle
 SW3, SW4 = bornier deux plots pour CI
 RW1 = dissipateur pour TO220
 1m de fil rigide
 5 boulons M3

Figure 3 : structure d'une entrée 74HCT

Figure 4 : structure d'un étage de sortie 3 états HCMOS